

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-313422

(43)Date of publication of application : 09.11.2001

(51)Int.Cl.

H01L 33/00  
H01L 21/28  
H01L 29/41  
H01S 5/042

(21)Application number : 2000-153499

(71)Applicant : NICHIA CHEM IND LTD

(22)Date of filing : 24.05.2000

(72)Inventor : TOYODA TATSUNORI  
SHONO HIROBUMI  
NAGAMINE KAZUHIRO

(30)Priority

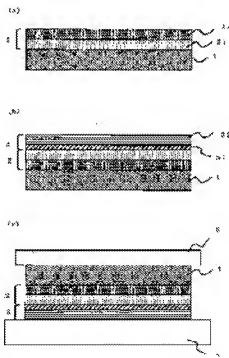
Priority number : 2000048878 Priority date : 21.02.2000 Priority country : JP

## (54) LIGHT-EMITTING ELEMENT AND MANUFACTURING METHOD FOR THE LIGHT-EMITTING ELEMENT

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a light-emitting element, on both faces of which electrodes are formed and which comprises a nitride semiconductor layer, and to provide a manufacturing method for the light-emitting element.

**SOLUTION:** In the manufacturing method, a wafer on which an n-type nitride semiconductor layer and a p-type nitride semiconductor layer are laminated on a substrate is divided into light-emitting elements. The manufacturing method contains a p-electrode forming process, where a first metal layer which comes into ohmic contact with the p-type nitride semiconductor layer is formed nearly over the whole face of the p-type nitride semiconductor layer and a warpage preventing layer, which prevents the warpage of the wafer, is formed in the upper part from the metal layer. The manufacturing



method contains a substrate removal process, where after the p-electrode formation process, the substrate is removed from the face on the opposite side of a substrate face on which the nitride semiconductor layer is laminated, in such a way that at least a part of the n-type nitride semiconductor layer is exposed in the respective regions of the light-emitting elements to be divided. The manufacturing method contains an n-electrode formation process where an n-electrode is formed, so as to come into contact with at least a part of the exposed n-type nitride semiconductor layer. The manufacturing method contains a division process, where the wafer on which the p-electrode and the n-electrode are formed is divided to form the light-emitting elements.

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-313422

(P2001-313422A)

(43) 公開日 平成13年11月9日 (2001.11.9)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	データベース <sup>*</sup> (参考)
H 0 1 L 33/00		H 0 1 L 33/00	E 4 M 1 0 4 C 5 F 0 4 1
21/28	3 0 1	21/28	3 0 1 H 5 F 0 7 3
29/41		H 0 1 S 5/042	6 1 0
H 0 1 S 5/042	6 1 0	H 0 1 L 29/44	B
審査請求 未請求 請求項の数18 O L (全 11 頁)			
(21) 出願番号	特願2000-153499 (P2000-153499)	(71) 出願人	000228057 日亜化学工業株式会社 徳島県阿南市上中町岡491番地100
(22) 出願日	平成12年5月24日 (2000.5.24)	(72) 発明者	豊田 達康 徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内
(31) 優先権主張番号	特願2000-48878 (P2000-48878)	(72) 発明者	庄野 博文 徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内
(32) 優先日	平成12年2月21日 (2000.2.21)	(72) 発明者	永峰 和浩 徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内
(33) 優先権主張国	日本 (J P)		

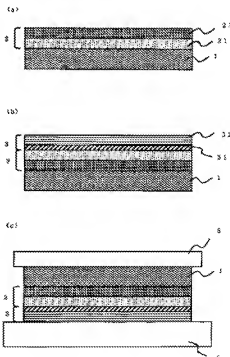
最終頁に続く

## (54) 【発明の名称】 発光素子および発光素子の製造方法

## (57) 【要約】 (修正有)

【課題】発光素子の両面に電極を形成した窒化物半導体層を有する発光素子および発光素子の製造方法を提供する。

【解決手段】基板上にn型窒化物半導体層とp型窒化物半導体層が積層されたウェハを発光素子毎に分割する製造方法において、p型窒化物半導体層のほぼ全面にp型窒化物半導体層とオーミック接触を得るための第1金属層を形成し、金属層よりも上にウェハの反りを防止するための反り防止層を形成するp電極形成工程と、p電極形成工程後、分割すべき発光素子の各領域にn型窒化物半導体層の少なくとも一部が露出するように、窒化物半導体層が積層された基板面と反対側の面から基板を除去する基板除去工程と、露出したn型窒化物半導体層上の少なくとも一部に接するようにn電極を形成するn電極形成工程と、p電極およびn電極が形成されたウェハを分割すべき領域毎に分割し発光素子とする分割工程を含む。



## 【特許請求の範囲】

【請求項1】基板上に少なくともn型窒化物半導体層およびp型窒化物半導体層が積層されたウェハを発光素子毎に分割する発光素子の製造方法において、前記p型窒化物半導体層のほぼ全面にp型窒化物半導体層とオーミック接触を得るための第1金属層を形成し、前記金属層よりも上に前記ウェハの反りを防止するための反り防止層を形成するp電極形成工程と、

前記p電極形成工程後、分割すべき発光素子の各領域に前記n型窒化物半導体層の少なくとも一部が露出するように、前記窒化物半導体層が積層された基板面と反対側の面から前記基板を除去する基板除去工程と、前記露出したn型窒化物半導体層上の少なくとも一部に接するようにn電極を形成するn電極形成工程と、

前記p電極および前記n電極が形成されたウェハを分割すべき領域毎に分割し発光素子とする分割工程とを含むことを特徴とする発光素子の製造方法。

【請求項2】前記反り防止層は厚さが10 $\mu$ m以上の第2金属層を少なくとも含むことを特徴とする請求項1に記載の発光素子の製造方法。

【請求項3】前記第2金属層は少なくともNiを含む金属から構成されることを特徴とする請求項2に記載の発光素子の製造方法。

【請求項4】前記第2金属層は無電界のつきによって形成されることを特徴とする請求項2乃至3に記載の発光素子の製造方法。

【請求項5】前記反り防止層は前記第1金属層上に形成された1つ以上の金属バンプと、前記金属バンプが形成された部分を除いた前記第1金属層上に形成された側面層から少なくとも構成されることを特徴とする請求項1に記載の発光素子の製造方法。

【請求項6】前記反り防止層よりも上にAuを少なくとも含むAu層を形成するAu層形成工程とさらに含むことを特徴とする請求項1乃至5に記載の発光素子の製造方法。

【請求項7】前記基板はサファイアを用いることを特徴とする請求項1乃至6に記載の発光素子の製造方法。

【請求項8】前記n電極は透明電極であることを特徴とする請求項1乃至7に記載の発光素子の製造方法。

【請求項9】少なくともn型窒化物半導体層およびp型窒化物半導体層が積層された半導体層が形成され、n電極およびp電極を有する発光素子において、

前記n電極および前記p電極は、それぞれ前記半導体層を挟んで対向して形成され、

前記p電極は、前記p型窒化物半導体層のほぼ全面にp型窒化物半導体層とオーミック接触を得るための第1金属層と、前記金属層よりも上に前記ウェハの反りを防止するための反り防止層から少なくとも構成されることを特徴とする発光素子。

【請求項10】少なくともn型窒化物半導体層およびp

型窒化物半導体層が積層された半導体層が形成され、n電極およびp電極を有する発光素子において、前記p電極は、前記p型窒化物半導体層のほぼ全面にp型窒化物半導体層とオーミック接触を得るための第1金属層と、前記金属層よりも上に前記ウェハの反りを防止するための反り防止層から少なくとも構成され、前記n型窒化物半導体層は前記基板の少なくとも一部が除去されて露出しており、前記n電極は前記露出したn型窒化物半導体層上の少なくとも一部に接するように形成されることを特徴とする発光素子。

【請求項11】前記反り防止層は厚さが10 $\mu$ m以上の第2金属層を少なくとも含むことを特徴とする請求項9または10に記載の発光素子。

【請求項12】前記第2金属層は少なくともNiを含む金属から構成されることを特徴とする請求項11に記載の発光素子。

【請求項13】前記第2金属層は無電界のつきによって形成されることを特徴とする請求項11乃至12に記載の発光素子。

【請求項14】前記反り防止層は前記第1金属層上に形成された1つ以上の金属バンプと、前記金属バンプが形成された部分を除いた前記第1金属層上に形成された側面層から少なくとも構成されることを特徴とする請求項9または10に記載の発光素子。

【請求項15】前記側面層は膜厚が20 $\mu$ m以上であることを特徴とする請求項14に記載の発光素子。

【請求項16】前記p電極は、前記反り防止層よりも上にAuを少なくとも含むAu層を有することを特徴とする請求項9乃至15に記載の発光素子。

【請求項17】前記基板はサファイアを用いることを特徴とする請求項9乃至16に記載の発光素子。

【請求項18】前記n電極は透明電極であることを特徴とする請求項9乃至17に記載の発光素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、LED（発光ダイオード）、LD（レーザダイオード）等の発光素子に利用される電極、特に窒化物半導体層（たとえば $\text{In}_x\text{Al}_{1-x}\text{GaN}$ 、 $0 \leq x < 1$ 、 $0 \leq x, x+y \leq 1$ ）を有する発光素子および発光素子の製造方法に関する。

## 【0002】

【従来の技術】近年、青色LED、LD等に代表されるように窒化物半導体層を有する発光素子が注目されている。この窒化物半導体層は概略的にはp型窒化物半導体層から注入されたキャリアと、n型窒化物半導体層から注入されたキャリアとのキャリア結合により発光が行われ、これらの窒化物半導体層は特にサファイア基板上に形成することによって、良好な結晶性が得られる。しかしながら、サファイアは絶縁性物質であり、サファイア

基板表面に電極を形成することができない。このため、サファイア基板等の絶縁性物質からなる基板を発光素子に用いた場合、半導体層をエッチング等によって除去して露出したコンタクト層上に電極を形成する必要があった。

【0003】

【発明が解決しようとする課題】上記のように、半導体層を除去して電極を形成する場合、ウェハの単位面積当たりから得られる発光素子の数は少なくなり製造コストが高くなるという問題点があった。また、電極部分が接近するため、ボンディング時に高精度の位置制御を行う必要があった。

【0004】またこれに対し、ウェハ一枚のサファイア基板の上に窒化物半導体層を形成した後、サファイア基板を研磨等によって除去し、半導体層を挟んで対向した位置に正負それぞれの電極を形成する技術があった。しかし、サファイア基板を研磨するに依り、窒化物半導体層とサファイアとの格子定数の不整合からウェハに反りが生じ半導体層の割れ等が発生するため、製造歩留まりが悪くなり製造コストが高くなるという問題点があった。特に、サファイア基板と窒化物半導体との格子定数の不整合は大きいため、窒化物半導体からなる発光素子においてはこの反りは大きな問題となる。

【0005】そこで、本発明は、良好な結晶性を得ながら、かつ発光素子の両面に電極を形成した窒化物半導体層を有する発光素子および発光素子の製造方法を製造歩留まりの低下を招くことなく低コストで提供することを目的とする。

【0006】

【課題を解決するための手段】本発明の発光素子の製造方法は、基板上に少なくともn型窒化物半導体層およびp型窒化物半導体層が積層されたウェハを発光素子毎に分割する発光素子の製造方法において、前記p型窒化物半導体層のほぼ全面にp型窒化物半導体層とオーミック接触を得るための第1金属層を形成し、前記金属層よりも上に前記ウェハの反りを防止するための反り防止層を形成するp電極形成工程と、前記p電極形成工程後、分割すべき発光素子の各領域に前記n型窒化物半導体層の少なくとも一部が露出するように、前記窒化物半導体層が積層された基板面と反対側の面から前記基板を除去する基板除去工程と、前記露出したn型窒化物半導体層上の少なくとも一部に接するようにn電極を形成するn電極形成工程と、前記p電極および前記n電極が形成されたウェハを分割すべき領域毎に分割し発光素子とする分割工程とを含む。これによって、良好な結晶性を得ながら、かつ発光素子の両面に電極を形成した窒化物半導体層を有する発光素子を製造歩留まりの低下を招くことなく低コストで提供することができる。

【0007】また、本発明の発光素子の製造方法は、前記反り防止層は厚さが10 $\mu$ m以上の第2金属層を少な

くとも含む構成とすることができる。

【0008】また、本発明の発光素子の製造方法は、前記第2金属層は少なくともN1を含む金属から構成される。

【0009】また、本発明の発光素子の製造方法は、前記第2金属層は無電界のつきによって形成される。

【0010】また、本発明の発光素子の製造方法は、前記反り防止層は前記第1金属層上に形成された1つ以上の金属パンプと、前記金属パンプが形成された部分を除いた前記第1金属層上に形成された樹脂層から少なくとも構成されてもよい。

【0011】また、本発明の発光素子の製造方法は、前記反り防止層よりも上にAuを少なくとも含むAu層を形成するAu層形成工程とともに含む。

【0012】また、本発明の発光素子の製造方法において、前記基板はサファイアを用いる。

【0013】また、本発明の発光素子の製造方法において、前記n電極は透明電極である

【0014】また、本発明の発光素子は、少なくともn型窒化物半導体層およびp型窒化物半導体層が積層された半導体層が形成され、n電極およびp電極を有する発光素子において、前記n電極および前記p電極は、それぞれ前記半導体層を挟んで対向して形成され、前記p電極は、前記p型窒化物半導体層のほぼ全面にp型窒化物半導体層とオーミック接触を得るための第1金属層と、前記金属層よりも上に前記ウェハの反りを防止するための反り防止層から少なくとも構成される。

【0015】また、本発明の発光素子は、少なくともn型窒化物半導体層およびp型窒化物半導体層が積層された半導体層が形成され、n電極およびp電極を有する発光素子において、前記p電極は、前記p型窒化物半導体層のほぼ全面にp型窒化物半導体層とオーミック接触を得るための第1金属層と、前記金属層よりも上に前記ウェハの反りを防止するための反り防止層から少なくとも構成され、前記n型窒化物半導体層は前記基板の少なくとも一部が除去されて露出しており、前記n電極は前記露出したn型窒化物半導体層上の少なくとも一部に接するように形成される構成とすることができる。

【0016】また、本発明の発光素子は、前記反り防止層は厚さが10 $\mu$ m以上の第2金属層を少なくとも含む構成とすることができる。

【0017】また、本発明の発光素子は、前記第2金属層は少なくともN1を含む金属から構成される。

【0018】また、本発明の発光素子は、前記第2金属層は無電界のつきによって形成される。

【0019】また、本発明の発光素子は、前記反り防止層は前記第1金属層上に形成された1つ以上の金属パンプと、前記金属パンプが形成された部分を除いた前記第1金属層上に形成された樹脂層から少なくとも構成されてもよい。

【0020】また、本発明の発光素子は、前記樹脂層は膜厚が $20\mu\text{m}$ 以上である。

【0021】また、本発明の発光素子は、前記p電極は、前記防止層よりも上にAuを少なくとも含むAu層を有する。

【0022】また、本発明の発光素子は、前記基板はサファイアを用いる。

【0023】また、本発明の発光素子は、前記n電極は透明電極である。

【0024】

【発明の実施の形態】（実施の形態1）以下に本発明の発光素子および発光素子の電極形成方法を説明する。

【0025】図1（a）に示すように、ウェハ状の基板1上に半導体層2が形成される。基板1としては、たとえばサファイア、スピネル等の絶縁性基板が用いられる。半導体層2は、窒化物半導体層によって形成され、Si等のn型不純物をドーパした窒化物半導体 $\text{In}_x\text{Al}_{1-x}\text{Ga}_{3-x-y}\text{N}$ （ $0\leq x, 0\leq y, x+y\leq 1$ ）からなるn型窒化物半導体層21と、Mg等のp型不純物をドーパした窒化物半導体からなるp型窒化物半導体層23とから少なくともとも構成される。

【0026】そして、半導体層2を形成後、図1（b）に示すようにp型窒化物半導体層23上にp型窒化物半導体層23とオーミック接触が得られるたとえばNi/Pt層上にPtを形成した第1金属層である第1p電極31、防止層32が順次形成される。ここでは防止層32の厚さが $10\mu\text{m}$ 以上の金属層から形成される。このように、ウェハのほぼ全面に少なくともとも厚さが $10\mu\text{m}$ 以上の第2金属層を含むp電極3が形成されることで、ウェハ全体に十分な強度で、基板1の除去のためのウェハの支持部材を得ることができる。この支持金属層32は無電界めっきによって形成されることが好ましい。基板1にサファイア等の絶縁性物質を用いた場合、ウェハ全体に均一に電界を印加し、均一な金属層を形成することが困難なためである。このとき、防止層32の厚さが不均一となると、ウェハに歪みが生じ、半導体層2が割れやすくなる。

【0027】その後、図1（c）に示すように、支持台5に支持金属層32を有するp電極3が形成されたウェハをp電極3側が支持台5に面向するように載置し、研磨部材1を用いることによって基板1をn型窒化物半導体層21が露出するように研磨し、除去する。あるいは、基板を $10\sim 100\mu\text{m}$ 程度した後、エッチングまたはダイシングソーによって、基板1の少なくともとも一部を除去する構成としてもよい。このようにしてn型窒化物半導体層21の少なくともとも一部を露出させる。このように、p型窒化物半導体層23上に厚さが $10\mu\text{m}$ 以上の第2金属層を少なくともとも有するp電極を形成することによって、基板1の研磨時に生じるウェハの反りを低減でき、半導体層2の割れを防止するこ

とを低減させ平行度を精度良く保ちながら、基板1の研磨を行うことができる。

【0028】そして、露出したn型窒化物半導体層21にたとえばW/AIあるいはITO等からなるn電極4を形成する。この場合、露出したn型窒化物半導体層21の少なくともとも一部に接するようにn電極を形成する構成としてもよい。特に、n電極4を透明電極として形成することによって、十分な厚みで形成され高い反射率が得られたp電極3を反射面として利用し、半導体層2において発生した光を高効率で取り出すことができる。W/AIの場合はWを $10\sim 30\text{\AA}$ 、AIを $20\sim 40\text{\AA}$ 程度、ITOの場合は $1000\sim 5000\text{\AA}$ の厚さで形成することによって、透明電極とすることができる。

【0029】このように電極を形成したウェハを、適当な大きさに分割し、発光素子を得ることができる。本発明の発光素子の電極形成方法によって、ウェハの割れを防止できることから歩留まりが向上し、かつウェハの単位面積当たりから得られる発光素子の数を向上させることができる。また、本発明の発光素子は、p電極3、n電極4を半導体層2を挟んで対向して形成できることから、均一な発光が得られる。さらに、基板1としてサファイアを用いた場合は、結晶性のよい窒化物半導体層2が形成できることから、発光効率の高い発光が得られる。

（実施の形態2）以下に本発明の発光素子および発光素子の電極形成方法を説明する。

【0030】図7（a）に示すように、ウェハ状の基板1上に半導体層2が形成される。基板1としては、たとえばサファイア、スピネル等の絶縁性基板が用いられる。半導体層2は、窒化物半導体層によって形成され、Si等のn型不純物をドーパした窒化物半導体 $\text{In}_x\text{Al}_{1-x}\text{Ga}_{3-x-y}\text{N}$ （ $0\leq x, 0\leq y, x+y\leq 1$ ）からなるn型窒化物半導体層21と、Mg等のp型不純物をドーパした窒化物半導体からなるp型窒化物半導体層23とから少なくともとも構成される。

【0031】そして、半導体層2を形成後、図7（b）に示すようにp型窒化物半導体層23上のほぼ全面にp型窒化物半導体層23とオーミック接触が得られる金属たとえばNi/Pt層を形成した金属層である第1p電極31が形成される。この第1p電極31はNi/Pt層上にさらにPt層を積層した構成としてもよい。

【0032】第1p電極形成後、図7（c）に示すように第1p電極31上に複数の金属バンプ32aが形成される。次に、図7（d）に示すように金属バンプ32aが形成された部分を除いて第1p電極31上に樹脂層32bが形成される。そして、研磨等によって表面を均一にするための面出し処理を行う。これら金属バンプ32aおよび樹脂層32bによって、基板1研磨時にウェハの反りを防止する防止層32が形成される。この防止層32は、 $40\sim 80\mu\text{m}$ 程度とすることが好

ましい。このように、ウェハのほぼ全面に反り防止層が形成されることで、ウェハ全体に十分な強度で、基板1の除去のためのウェハの支持部材を得ることができる。

【0033】その後、図7(a)に示すように、支持台5に反り防止層32を有するp電極層が形成されたウェハをp電極3側が支持台5に対向するように載置し、研磨部材6を用いることによって基板1をn型窒化物半導体層21が露出するように研磨し、除去する、あるいは、基板を10～100 $\mu$ m残した後、エッチングまたはダイシングソーによって、基板1の少なくとも一部を除去する構成としてもよい。このようにしてn型窒化物半導体層21の少なくとも一部を露出させる、このように、p型窒化物半導体層23上に厚さが10 $\mu$ m以上の反り防止層32を少なくとも有するp電極を形成することによって、基板1の研磨時に生じるウェハの反りを低減でき、半導体層2の割れを防止することができる。また歪みを低減させ平行度を精度良く保ちながら、基板1の研磨を行うことができる。

【0034】そして、露出したn型窒化物半導体層21にたとえばW/A1あるいはITO等からなるn電極4を形成する。この場合、露出したn型窒化物半導体層上の少なくとも一部に接するようにn電極を形成する構成としてもよい。

【0035】このように電極を形成したウェハを、少なくとも1つの金属バンプ32aを含む適当な大きさに分割し、発光素子を得ることができる。本発明の発光素子の電極形成方法によって、ウェハの割れを防止できることから歩留まりが向上し、かつウェハの単位面積当たりから得られる発光素子の数を向上させることができる。また、本発明の発光素子は、p電極3、n電極4を半導体層2を挟んで対向して形成することから、均一な発光が得られる。さらに、基板1としてサファイアを用いた場合は、結晶性のよい窒化物半導体層2が形成できることから、発光効率の高い発光が得られる。

(実施例1) 本発明における発光素子の電極の形成方法をLEDに適用した場合の一例を説明する。

【0036】たとえば、サファイア(面を基板1)として用い、各層は有機金属気相成長法(MOCVD法)により形成される。図2(a)に示す通り、基板1上に基板1と窒化物半導体層2との格子定数の不整合を緩和させるバッファ層(図示せず)、n電極とオーミック接触を得るためのn型窒化物半導体層21であるn型コンタクト層、キャリア結合により光を発生させる活性層22、キャリアを活性層に閉じ込めるためのp型クラッド層およびp電極とオーミック接触を得るためのp型コンタクト層から構成されるp型窒化物半導体層23が順次形成される。

【0037】バッファ層は低温によって結晶成長を行った膜厚10Å～500ÅのGa<sub>2</sub>Nから構成される。n型

コンタクト層は膜厚1～20 $\mu$ m、好ましくは2～6 $\mu$ mのSiドープGa<sub>2</sub>Nから構成される。また、n型コンタクト層上にはたとえばSiがドープされたAlGa<sub>2</sub>Nから構成されるn型クラッド層を形成してもよい。活性層22はInGa<sub>2</sub>Nから構成してもよい。Ga<sub>2</sub>N/InGa<sub>2</sub>N/Ga<sub>2</sub>Nの単一井戸層あるいは多重量子井戸層として構成してもよい。p型クラッド層は膜厚100～500ÅのMgドープAlGa<sub>2</sub>Nから構成される。また、このp型クラッド層も活性層へのキャリアの閉じ込めが十分であれば省略可能である。p型コンタクト層は膜厚0.001～0.5 $\mu$ m、好ましくは0.05～0.2 $\mu$ mのMgドープGa<sub>2</sub>Nから構成される。

【0038】図2(b)に示す通り、上記のように形成されたウェハのp型窒化物半導体層23上に、Niを100Åの厚さで形成し、その上にPtを500Åの厚さでスパッタリング等によって形成した後、アニーリングを行う。このNi/Ptの組み合わせは、Ni/Au、Co/AuおよびPd/Ptとしてもp型窒化物半導体層23と良好なオーミック接触が得られる。さらに、Ni/Pt層を形成後、Ptを500Åの厚さで形成し、アニーリングを行い第1p電極31する。

【0039】第1p電極31形成後、さらに、パラジウムPdを数Å～1000Åの厚さでスパッタリングあるいは、あるいはエッチングによって表面を粗化し吸着させて下地層32aを形成する。このPdは反応触媒として作用する。そして下地層32a上に、P-Niを10 $\mu$ m以上、好ましくは50～300 $\mu$ mの厚さで無電界メッキによって形成し、第2金属層32bとする。リン含有率は5～10%が好ましい。最後にAuを1000Åの厚さで無電界メッキまたは熱蒸法によって形成する。窒化物半導体層2の基板1にサファイア等の絶縁体を覆いた場合、ウェハ全体に均一な電界を印することが困難であるため、無電界めっきによって十分な厚さを有する金属層を形成することが好ましい。Niの他の無電界めっきの例としてはCu、Au、Agが挙げられる。特にNiは形成速度が速く、十分な厚さを得ることが容易となるためより好ましい。

【0040】その後、図2(c)に示す通り、p電極3が形成されたウェハを定電等の支持台5に載置し、基板1面を砥石等の研磨部材6によって研磨する。このように、第1p電極31と比較して十分な厚さを有する第2金属層32bを形成することによって基板研磨時にウェハが歪むことを防止でき、ウェハが割れることなく、かつ平準に基板1の研磨を行うことができる。

【0041】この基板1の研磨は、図3(a)に示すように、n型窒化物半導体層21が露出するまで行う。基板1の研磨後は、n型コンタクト層21の研磨によりダメージを受けた領域をR1Eにて1～2 $\mu$ m程度エッチングを行う。その後、露出したn型コンタクト層21にタングステンを20Åの厚さで、次にアルミニウムを3

GÅの厚さでスパッタリングにより形成し、アニーリングを行い、図3(b)に示すようにn電極4を形成する。また、このn電極4は1Tから形成してもよい。このように形成したウェハーをダイシングソーによって分割して、図3(c)に示すように発光素子とする。

【0042】また、ここではウェハーの全面にn電極を形成する例を示したが、バウeringにより部分的にn電極4を形成することによって、発光素子からの光の取り出し効率を向上することができる。

(実施例2) p電極3形成までの工程は実施例1と同様に行われる。p電極形成後、発光素子を支持台上に設置して、図4(a)に示すように、基板1を10μm〜100μm程度n型窒化物半導体層2側に傾斜するように研磨部材6によって研磨する。この際すべ基板1の厚みは研磨の制御精度に応じて適宜設定すればよい。その後、図4(b)に示すように、ダイシングソーによって、基板1をn型コンタクト層0、5〜2.0μm程度の深さまで削り、溝を形成する。溝の形成後はサファイア基板1およびn型窒化物半導体層21に対し、RIEにてn型窒化物半導体層21が1〜2μm程度割れるようエッチングを行う。

【0043】そして、基板1およびn型窒化物半導体層21に対し、タンダステンWを20Åの厚さで、その後アルミニウムAlを30Åの厚さでスパッタリングにより形成し、アニーリングを行い、図4(c)に示すようにn電極4を形成する。このように形成したウェハーをダイシングソーによって、図4(d)に示すように、発光素子毎に分割する。

【0044】この実施例2は、n型窒化物半導体層21への研磨によるダメージを最小限に抑えることができる。また、研磨深さの制御ばらつきによってn型窒化物半導体層21を研磨し過ぎることが防止できる。

【0045】また、n電極4は必ずしもn型窒化物半導体層21の全面に形成する必要はなく、図5(a)に示した発光素子の斜視図のように、部分的にn電極4を形成してもよい。ここで図5(b)は、図5(a)に示したn電極4の例を、n電極4の真上から見た平面図である。n型窒化物半導体層21に形成する溝も1つである必要はなく、複数形成してもよい。もちろん、溝の全域にn電極4を形成する必要はなく、キャリア注入に必要な領域にのみn電極4を形成すればよい。

【0046】さらに、n型窒化物半導体層21に形成する溝を、図6に示すように発光素子の中心から発光素子の各角へと形成してもよい。ただし、図6は図5(b)と同様、n電極4を真上から見た平面図である。この例では、発光素子の中心からn型窒化物半導体層21の平面内の互いに平行でない2方向にn電極4が形成されるため、キャリアが発光素子の全面にわたって比較的均一に注入され、発光素子における発光を均一にすることができる。

【0047】さらに、ダイシングソーを用いることによって溝を形成することが、発光素子の製造装置に新たな構成を追加する必要がないことから好ましいが、n型窒化物半導体層21を露出させる形状は溝状である必要はなく、形状に関わらずキャリア注入を行うために必要な少なくとも一部の基底層を除去し、n型窒化物半導体層21を露出させればよい。

(実施例3) 本発明における発光素子の電極の形成方法をしE.Dに適用した場合の一例を説明する。

【0048】たとえば、サファイアC面を基板1として用い、各層は有機金属気相成長法(MOCVD法)により形成される。図8(a)に示す通り、基板1上に基板1と窒化物半導体層2との格子定数の不整合を緩和させるバッファ層(図示せず)、n電極とオーミック接合を得るためのn型窒化物半導体層21であるn型コンタクト層、キャリア結合により光を発生させる活性層22、キャリアを活性層に閉じ込めるためのp型クラッド層およびp電極とオーミック接合を得るためのp型コンタクト層から構成されるp型窒化物半導体層23が順次形成される。

【0049】バッファ層は低温によって結晶成長を行った膜厚10Å〜500ÅのGaInから構成される。n型コンタクト層は膜厚1〜20μm、好ましくは2〜6μmのSiドープGaInから構成される。また、n型コンタクト層上にたえばSiがドープされたAlGaInから構成されるn型クラッド層を形成してもよい。活性層22はInGaInから構成してもよいし、GaIn/InGaIn/GaNの単一井戸あるいは多重量子井戸として構成してもよい。p型クラッド層は膜厚100〜500ÅのMgドープAlGaInから構成される。また、このp型クラッド層も活性層へのキャリアの閉じ込めが十分であれば省略可能である。p型コンタクト層は膜厚0.001〜0.5μm、好ましくは0.05〜0.2μmのMgドープGaInから構成される。

【0050】図8(b)に示す通り、上記のように形成されたウェハーのp型窒化物半導体層23上に、N1を100Åの厚さで形成し、その上にP1を500Åの厚さでスパッタリング等によって形成した後、アニーリングを行う。このN1/P1の組み合わせは、N1/Al、N1/Co/AuおよびPd/P1としてもp型窒化物半導体層23と良好なオーミック接合が得られる。さらに、N1/P1層を形成後、P1を500Åの厚さで形成し、アニーリングを行い第1p電極31とする。

【0051】第1p電極31形成後、第1p電極31上に複数の金メッキパンプ32aが形成され、次に、金属バンプ32aが形成された部分を除いた第1p電極31上に樹脂層32bが形成される。金属バンプ32aは、金バンプ、銅バンプ、はんだバンプ等から構成される。また、樹脂層32bは、エポキシ樹脂等から構成される。これら金属バンプ32aおよび樹脂層32bによって、



基板1研磨時にウェハの反りを防止する反り防止層32が形成される。この反り防止層32は、 $2.0\mu\text{m}$ 以上とすることが好ましい、 $4.0\sim 8.0\mu\text{m}$ 程度とすることがより好ましい。このように、ウェハのほぼ全面に反り防止層が形成されることで、ウェハ全体に十分な強度で、基板1の除去のためのウェハの支持部を得ることができる。また、この金属パンプ32aおよび樹脂層32bからなる反り防止層32を形成後、面出し処理を行い厚みを均一にすることによって基板研磨時のウェハの歪みが発生することを防止することが好ましい。

【0052】また、最終にメッキまたは蒸着法によってAuを $1000\text{\AA}$ の厚さで形成し、Au層34とする。これによって、p電極3とリード部材あるいはワイヤ等との接着を良好にすることができる。このAu層34は、反り防止層32とリード部材あるいはワイヤ等との接着が良好であれば省略可能である。

【0053】その後、図8(c)に示す通り、p電極3が形成されたウェハを定盤等の支持台5に載置し、基板1面を砥石等の研磨部材6によって研磨する。このように、第1p電極31と比較して十分な厚さを有する反り防止層32を形成することによって基板研磨時にウェハが歪むことを防止でき、ウェハが割れることなく、かつ平行に基板1の研磨を行うことができる。

【0054】この基板1の研磨は、図9(a)に示すように、n型窒化物半導体層21が露出するまで行う。基板1の研磨後は、n型コンタクト層21の研磨によりダメージを受けた領域をR1Eにて $1\sim 2\mu\text{m}$ 程度エッチングを行う。その後、露出したn型コンタクト層21にタングステンを $20\text{\AA}$ の厚さで、次にアルミニウムを $30\text{\AA}$ の厚さでスパッタリングにより形成し、アニーリングを行い、図9(b)に示すようにn電極4を形成する。また、このn電極4は1Tから形成してもよい。このように形成したウェハをダイシングソーによって分割して、図9(c)に示すように発光素子とする。図9に示した例では、各発光素子は2つの金属パンプ32aを有する構成としたが、発光素子1つ当たりの1つ金属パンプ32aとしてもよく、少なくとも1つの金属パンプ32aを有していればよい。

【0055】また、ここではウェハの全面にn電極を形成する例を示したが、パターンニングにより部分的にn電極4を形成することによって、発光素子からの光の取り出し効率を向上させることができる。

(実施例4) p電極3形成までの工程は実施例1と同様に行われる。p電極3形成後、発光素子を支台5に載置して、図10(a)に示すように、基板1を $10\mu\text{m}\sim 100\mu\text{m}$ 程度n型窒化物半導体層21側に残すように研磨部材6によって研磨する。この残すべき基板1の厚みは研磨の制御精度に応じて適宜設定すればよい。その後、図10(b)に示すように、ダイシングソーによって、基板1をn型コンタクト層の $0.5\sim 2.0\mu\text{m}$

程度の深さまで削り、溝を形成する。溝の形成後はサブファイア基板1およびn型窒化物半導体層21に対し、R1Eにてn型窒化物半導体層21が $1\sim 2\mu\text{m}$ 程度消れるようエッチングを行う。

【0056】そして、基板1およびn型窒化物半導体層21に対し、タングステンWを $20\text{\AA}$ の厚さで、その後アルミニウムAlを $30\text{\AA}$ の厚さでスパッタリングにより形成し、アニーリングを行い、図10(c)に示すようにn電極4を形成する。このように形成したウェハをダイシングソーによって、図10(d)に示すように、発光素子毎に分割する。

【0057】この実施例2は、n型窒化物半導体層21への研磨によるダメージを最小限に抑えることができる。また、研磨深さの制御ばらつきによってn型窒化物半導体層21を研磨し過ぎることが防止できる。

【0058】また、n電極4は必ずしもn型窒化物半導体層21の全面に形成する必要はなく、実施例2と同様、図5(a)に示した発光素子の斜視図のように、部分的にn電極4を形成してもよい。ここで図5(b)は、図5(a)に示したn電極4の例を、n電極4の真上から見た平面図である。n型窒化物半導体層21に形成する溝も1つである必要はなく、複数形成してもよい。もちろん、溝の全域にn電極4を形成する必要はなく、キャリア注入に必要な領域にのみn電極4を形成すればよい。

【0059】さらに、n型窒化物半導体層21に形成する溝を、実施例2と同様、図6に示すように発光素子の中心から発光素子の各角へと形成してもよい。ただし、図6は図5(b)と同様、n電極4を真上から見た平面図である。この例では、発光素子の中心からn型窒化物半導体層21の平面内の互いに平行でない2方向にn電極4が形成されるため、キャリアが発光素子の全面にわたって比較的均一に注入され、発光素子における発光を均一にすることができる。

【0060】さらに、ダイシングソーを用いることによって溝を形成することが、発光素子の製造装置に新たな構成を追加する必要がないことから好ましいが、n型窒化物半導体層21を露出させる形状は溝状である必要はなく、形状に関わらずキャリア注入を行うために必要な少なくとも一部の基板を除去し、n型窒化物半導体層21を露出させればよい。

【0061】

【発明の効果】本発明の発光素子および発光素子の電極形成方法によって、良好な結晶性を得ながら、かつ発光素子の両面に電極を形成した窒化物半導体層を有する発光素子を提供することができる。

【図面の簡単な説明】

【図1】 本発明の実施形態1におけるp電極の形成から基板の研磨までの工程を概略的に示す図である。

【図2】 本発明の実施例1におけるp電極の形成から

基板の研磨までの工程を概略的に示す図である。

【図3】 本発明の実施例1における基板の除去からn電極の形成および発光素子への分割までの工程を概略的に示す図である。

【図4】 本発明の実施例2における基板の除去からn電極の形成および発光素子への分割までの工程を概略的に示す図である。

【図5】 本発明の実施例2における変形例に関する発光素子の概略図である。

【図6】 本発明の実施例2における他の変形例に関する発光素子をn電極側から見た概略的な平面図である。

【図7】 本発明の実施例2におけるp電極の形成から基板の研磨までの工程を概略的に示す図である。

【図8】 本発明の実施例3におけるp電極の形成から基板の研磨までの工程を概略的に示す図である。

【図9】 本発明の実施例3における基板の除去からn電極の形成および発光素子への分割までの工程を概略的に示す図である。

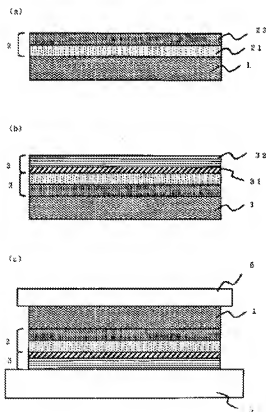
【図10】 本発明の実施例4における基板の除去から

n電極の形成および発光素子への分割までの工程を概略的に示す図である。

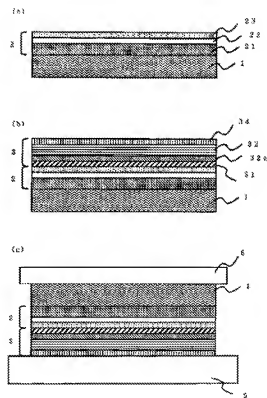
【符号の説明】

- 1・・・サファイア基板
- 2・・・窒化物半導体層
- 21・・・n型窒化物半導体層
- 22・・・活性層
- 23・・・p型窒化物半導体層
- 3・・・p電極
- 31・・・第1金属層
- 32・・・反り防止層
- 32a・・・下地層
- 32b・・・第2金属層
- 32c・・・金膜バンプ
- 32d・・・樹脂層
- 34・・・Au層
- 4・・・n電極
- 5・・・支持台
- 6・・・研磨部材

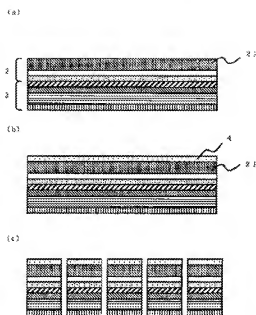
【図1】



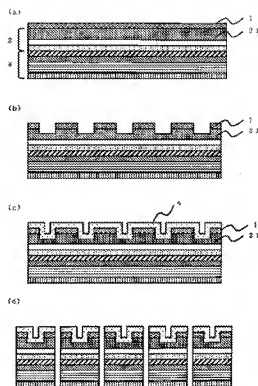
【図2】



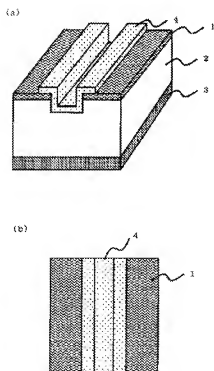
【図3】



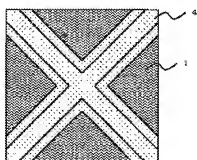
【図4】



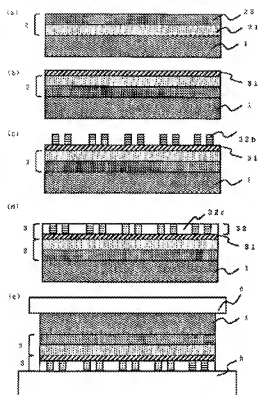
【図5】



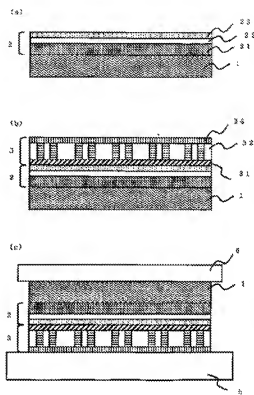
【図6】



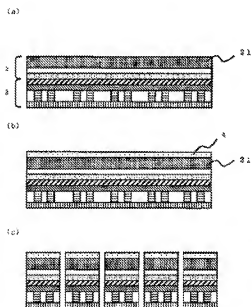
【図7】



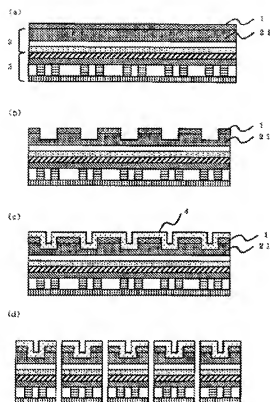
【図8】



【図9】



【図10】



フロントページの続き

Fターム(参考) 4M104 A004 A007 A009 B004 B005  
B007 B018 B036 C001 D034  
D037 D053 D078 E005 E009  
E018 F013 G004 H020  
5F041 CA40 CA46 CA77 CA82 CA85  
CA92 CA93 CA98 CA99  
5F073 CA07 CB05 CB07 CB16 CB22  
EA29